



IPW

500.43702X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): SASADA, *et al*

Serial No.: 10/808,393

Filed: March 25, 2004

Title: CHIP CARRIER USED FOR SEMICONDUCTOR OPTICAL DEVICE,
OPTICAL MODULE, AND OPTICAL TRANSMITTER AND RECEIVER

LETTER CLAIMING RIGHT OF PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

May 14, 2004

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby
claim(s) the right of priority based on:

**Japanese Patent Application No. 2003-432013
Filed: December 26, 2003**

A certified copy of said Japanese Patent Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

Melvin Kraus

Registration No.: 22,466

MK/rr
Attachment

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 2 月 2 6 日
Date of Application:

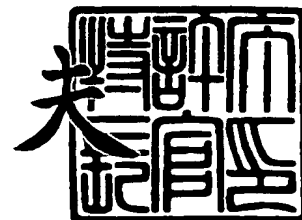
出 願 番 号 特 願 2 0 0 3 - 4 3 2 0 1 3
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 4 3 2 0 1 3]

出 願 人 日 本 オ プ ネ ク ス ト 株 式 有 限 公 司
Applicant(s):

2 0 0 4 年 4 月 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 2 6 9 0 5

【書類名】 特許願
【整理番号】 K03016541A
【あて先】 特許庁長官殿
【国際特許分類】 H01S 3/038
【発明者】
 【住所又は居所】 神奈川県横浜市戸塚区戸塚町 2 1 6 番地 日本オプネクスト株式会社内
 【氏名】 笹田 紀子
【発明者】
 【住所又は居所】 神奈川県横浜市戸塚区戸塚町 2 1 6 番地 日本オプネクスト株式会社内
 【氏名】 直江 和彦
【発明者】
 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所中央研究所内
 【氏名】 白井 正敬
【発明者】
 【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所中央研究所内
 【氏名】 有本 英生
【発明者】
 【住所又は居所】 神奈川県横浜市戸塚区戸塚町 2 1 6 番地 日本オプネクスト株式会社内
 【氏名】 多田 哲
【特許出願人】
 【識別番号】 301005371
 【氏名又は名称】 日本オプネクスト株式会社
【代理人】
 【識別番号】 100075096
 【弁理士】
 【氏名又は名称】 作田 康夫
【選任した代理人】
 【識別番号】 100100310
 【弁理士】
 【氏名又は名称】 井上 学
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

基板の裏面を金属被覆し、前記基板の表面上に素子を搭載する金属被覆部を形成したチップキャリアであって、

前記基板表面の金属被覆部と裏面の金属被覆部とを、前記基板の側面に形成した金属被覆部にて接続したことを特徴とするチップキャリア。

【請求項 2】

請求項 1 に記載のチップキャリアであって、

前記基板表面の金属被覆部と裏面の金属被覆部とを、前記基板を貫通する金属性のビアホールにてさらに接続したことを特徴とするチップキャリア。

【請求項 3】

基板の裏面を金属被覆し、前記基板の表面上に形成した金属被覆部に半導体光素子を搭載したチップキャリアであって、

前記基板表面の金属被覆部と裏面の金属被覆部とを、前記基板の側面に形成した金属被覆部にて接続したことを特徴とするチップキャリア。

【請求項 4】

請求項 3 に記載のチップキャリアであって、

前記基板表面の金属被覆部と裏面の金属被覆部とを、前記基板を貫通する金属性のビアホールにてさらに接続したことを特徴とするチップキャリア。

【請求項 5】

請求項 3 または 4 に記載のチップキャリアであって、

前記基板の側面に形成した金属被覆部は、前記半導体光素子の搭載位置に最も近い側面に形成されていることを特徴とするチップキャリア。

【請求項 6】

請求項 5 に記載のチップキャリアであって、

前記基板の側面に形成した金属被覆部の領域は、少なくとも前記側面の 3 分の 1 以上であることを特徴とするチップキャリア。

【請求項 7】

半導体光素子を搭載したチップキャリアを組み込んだ光モジュールであって、

前記チップキャリアは、裏面が金属被覆された基板の表面上に形成した金属被覆部に前記半導体光素子が搭載され、

前記基板表面の金属被覆部と裏面の金属被覆部とを、前記基板の側面に形成した金属被覆部にて接続したことを特徴とする光モジュール。

【請求項 8】

請求項 7 に記載の光モジュールであって、

前記チップキャリアの基板表面の金属被覆部と裏面の金属被覆部とを、前記基板を貫通する金属性のビアホールにてさらに接続したことを特徴とする光モジュール。

【請求項 9】

請求項 7 または 8 に記載の光モジュールであって、

前記チップキャリアの基板の側面に形成した金属被覆部は、前記半導体光素子の搭載位置に最も近い側面に形成されていることを特徴とする光モジュール。

【請求項 10】

請求項 9 に記載の光モジュールであって、

前記チップキャリア基板の側面に形成した金属被覆部の領域は、少なくとも前記側面の 3 分の 1 以上であることを特徴とする光モジュール。

【請求項 11】

基板の裏面を金属被覆し、前記基板の表面上に形成した金属被覆部に半導体光素子を搭載したチップキャリアであって、

前記基板表面の金属被覆部と裏面の金属被覆部とが、前記基板を貫通する金属性のビア

ホールにて接続されており、

前記ビアホールは前記半導体光素子の下に形成されていることを特徴とするチップキャリア。

【請求項 1 2】

請求項 1 1 に記載のチップキャリアであって、

前記基板表面の金属被覆部と裏面の金属被覆部とを、前記基板の側面に形成した金属被覆部にてさらに接続したことを特徴とするチップキャリア。

【請求項 1 3】

半導体光素子を搭載したチップキャリアを組み込んだ光モジュールであって、

前記チップキャリアは基板の裏面が金属被覆され、前記基板の表面上に形成した金属被覆部に前記半導体光素子が搭載されたものであり、

前記基板表面の金属被覆部と裏面の金属被覆部とが、前記基板を貫通する金属性のビアホールにて接続されており、

前記ビアホールは前記半導体光素子の下に形成されていることを特徴とする光モジュール。

【請求項 1 4】

請求項 1 3 に記載の光モジュールであって、

前記チップキャリアの基板表面の金属被覆部と裏面の金属被覆部とを、前記基板の側面に形成した金属被覆部にてさらに接続したことを特徴とする光モジュール。

【請求項 1 5】

請求項 7 ～ 1 0 のいずれかに記載の光モジュールを搭載したことを特徴とする光送受信器。

【請求項 1 6】

請求項 1 3 もしくは 1 4 のいずれかに記載の光モジュールを搭載したことを特徴とする光送受信器。

【書類名】明細書**【発明の名称】**半導体光素子用チップキャリア、光モジュール、及び光送受信器**【技術分野】****【0001】**

本発明は、半導体光素子等を搭載するチップキャリア、およびそれを用いた光モジュール、光送受信器に関する。

【背景技術】**【0002】**

一般に、光モジュールは、半導体レーザダイオード（以下、LDと称する）や光変調器等の半導体光素子及びチップコンデンサ等を半田付けして搭載したチップキャリアを、電源端子、入力信号端子、接地端子、光出力用ファイバコネクタ端子等を備えたパッケージ内に組み込むことにより形成されている。チップキャリアには誘電体または半導体基板が用いられ、その表面上に形成された接地用金属被覆部に半導体光素子が半田によって固着され、同一基板表面上に形成された高周波伝送線路等との間をワイヤボンディングによって接続する。

【0003】

近年の半導体光素子の高速動作化に伴い、チップキャリアに対しても良好な高周波特性が要求されるようになってきている。高周波特性の向上を目的としたチップキャリアの構成例としては、半導体光素子を搭載する導電性のベース基板と、高周波伝送線路及び終端抵抗が配置されている誘電体または半導体基板とを組み合わせた構成が特許文献1に開示されている。

【0004】

【特許文献1】特開平10-275957号公報（第4項、図6）

【発明の開示】**【発明が解決しようとする課題】****【0005】**

通常の、誘電体あるいは半導体基板のみを用いたチップキャリアでは、20GHz以上の高周波域においては良好な特性を得ることが容易ではない。

【0006】

また、特許文献1に開示されるような、導電性のベース基板と高周波伝送用基板とを別に設けたチップキャリアでは、高周波特性は比較的良好であるものの、構造上、その製造コストが高く、かつ実装工程に時間がかかるという問題がある。

【0007】

本発明において解決しようとする課題は、高周波特性に優れ、かつ低コストなチップキャリア、及びそれを組み込んだ光モジュール、光送受信器を提供することである。

【課題を解決するための手段】**【0008】**

前述した課題を解決するためには、チップキャリアのインダクタンスを低減させることが有力な手段である。すなわち、裏面が金属被覆された誘電体または半導体基板上に高周波伝送線路と接地用金属被覆部が配置され、表面の金属被覆部と裏面の金属被覆部とが、金属製のビアホールによって電氣的に接続されているチップキャリアにおいて、当該チップキャリアの側面の一部もしくは全面を金属で被覆し、誘電体または半導体基板表面の金属被覆部と裏面とを電氣的に接続させた。

【0009】

また、チップキャリアのインダクタンスを低減する他の手段として、チップキャリアに搭載された変調器部半導体光素子とチップキャリアのビアホールとの距離の短縮化も有力な手段である。本発明においては、変調器部半導体光素子とビアホールの位置が最も近い場合、すなわち、変調器部半導体光素子の直下にビアホールを配置するよう構成した。

【発明の効果】**【0010】**

本発明のチップキャリアを用いることによって、高速動作する光半導体半導体光素子の周波数特性を劣化させず、かつ低コストなチップキャリア、及びそれを組み込んだ光モジュール、光送受信器を提供することが可能である。

【発明を実施するための最良の形態】

【0011】

以下に本発明に関する具体的な実施例を詳細に説明する。

【実施例1】

【0012】

図1は本発明の第1の実施例におけるチップキャリア100の上面(a)および側面(b)を示す図である。チップキャリア100はアルミナ(A1N)等の誘電体やシリコン(Si)等の半導体からなる基板101が用いられる。この基板101上に、高周波伝送線路102と、半導体光素子を搭載する接地用金属被覆部103と、終端抵抗104とが形成されている。接地用金属被覆部103上には半導体光素子110が半田によって接着されている。本実施例では、半導体光素子110として半導体レーザ111と外部変調器112とを組み合わせた外部変調型レーザを用いた場合を前提として説明する。

【0013】

本実施例では、高周波伝送線路102はマイクロストリップ線路であり、高周波特性を向上させるため、図面左側の信号入力部130は伝送線路102を接地導体131および132で挟んだコプレーナ線路とし、そこから基板中央付近までの領域140は、伝送線路102をマイクロストリップ線路とするよう、基板101の裏面(図示しない)を接地用に金属被覆している。なお、本実施例においては、裏面全面を金属被覆させているため、特に130の領域をグランディッドコプレーナ線路と呼ぶことにする。また、接地用金属被覆部103は、コプレーナ線路用接地金属131および132は、ビアホール105によって裏面の金属被覆部と電氣的に接続され、グラウンドが強化されている。104は終端抵抗である。

【0014】

本発明は、さらにグラウンドを強化するために、基板101の側面の全面もしくは一部(120)を金属被覆し、基板表面の金属被覆部103と裏面の金属被覆部とを電氣的に接続したものである。なお、図4に示すようなチップキャリアの4つの側面150~153のうち、高周波動作に直接係る変調器部112に最も近い位置にある側面150を金属被覆することが最も効果的である。

【0015】

本発明の効果を確認するために、本実施例のチップキャリア(側面150を金属で全面被覆した場合)の実機による光応答特性を図2(a)に示す。なお、光応答とは変調器部に入力した高周波信号強度に対する出力光強度の比のことをいう。比較のため、側面の金属被覆を行わなかった場合の特性も図2(b)に示す。

【0016】

側面の金属被覆を行わなかった場合(図2(b))、35GHz付近で急激に特性が劣化すると共に共振が発生している。これに対して、側面150を金属で全面被覆した場合(図2(a))は、急激な特性劣化や共振も起こらず、また、40GHz程度においても-3dBの光応答が得られ、良好な高周波特性が実現されている。

【0017】

図3は、チップキャリアに外部変調型レーザをチップキャリアに搭載した場合の等価回路である。ここで、Z0(301)は高周波伝送線路102の特性インピーダンスで50Ω、Rt(309)は終端抵抗104の抵抗で50Ω、L1(302)はボンディングワイヤ108のインダクタンス、L2(303)はボンディングワイヤ109のインダクタンス、Rm(304)は変調器部112の内部抵抗、Cm(305)は変調器部112の寄生容量、Rc(306)はチップキャリア100の抵抗、Cc(307)はチップキャリア100の容量、Lc(308)はチップキャリア100のインダクタンスである。

【0018】

なお、外部変調型レーザのレーザ部 111 は直流駆動であり、高周波特性の解析では無視できるため、図 3 では変調器部のみを等価回路にあらわしている。

【0019】

図 2 (b) で観測された 35 GHz 付近の急激な特性劣化や共振は、変調器部 112 の寄生容量 C_m と、チップキャリア 100 のインダクタンス L_c 308 との直列共振が原因である。ここで、共振周波数 f_r は (数 1) で与えられる。

【0020】

【数 1】

$$\text{【数 1】} \quad f_r = \frac{1}{2\pi\sqrt{L_c \cdot C_m}}$$

この直列共振周波数をより高周波側へシフトさせて特性の向上を図るには、変調器部の寄生容量 (C_m) を低減する、あるいは、チップキャリアのインダクタンス (L_c) を低減する必要がある。しかし、前者の変調器部の容量低減は、光のオンオフの比である消光比の低下など素子特性の劣化を引き起こす可能性がある。このため、後者のチップキャリアのインダクタンス低減が有力な手段と考えられる。

【0021】

図 1 の構成では、チップキャリアの側面を金属被覆して接地を強化することによって、チップキャリアのインダクタンス L_c を低減し、直列共振周波数を十分に大きくすることができたために、図 2 (a) に示すように急激な特性劣化や共振のない良好な光応答特性が得られたものと考えられる。

【0022】

なお、金属被覆する側面の領域の大きさによっても特性が異なる。図 5 は、変調器部 112 に最も近い位置にあるチップキャリアの側面 150 を金属被覆する場合において、当該側面積の $1/10$ 、 $1/5$ 、 $1/3$ 、 $1/2$ 、及び全面を被覆したときの周波数特性 (伝達特性) のを、図 3 のモデルを用いて解析したシミュレーション結果である。

【0023】

図 5 のシミュレーション結果から、金属被覆面積を増やすと周波数特性が向上することがわかる。特に、40 GHz 以上の領域においては、金属被覆面積を $1/3$ 以上にすれば、ほぼ全面を金属被覆した場合とほぼ同等の特性が得られることがわかる。

【0024】

図 6 は、本実施例のチップキャリア 100 を組み込んだ LD モジュール 600 の構造図である。外部からの変調用高周波信号 630 は中継基板 602 を介してチップキャリア 100 上の半導体光素子 110 へ供給される。同様に、半導体光素子 110 の駆動用の直流電源 640 が中継基板 603 を介して供給される。半導体光素子 110 からのレーザ光 610 は集光用レンズ 601 によって集光され、外部に接続された光伝送用ファイバ 620 へ送出される。また、半導体光素子 110 の光出力状態をモニタするため、モニタ用フォトダイオード 604 が搭載されている。

【0025】

図 7 は図 6 に示した LD モジュールにおいて、チップキャリア 100 の側面を金属被覆した場合の実機による光応答特性である。なお、金属被覆は半導体光素子 110 の変調器部 111112 に最も近い側面全面に施した。比較のために、側面の金属被覆を施していないチップキャリアを搭載した LD モジュールの光応答特性も併せて示す。本評価結果から、チップキャリアの側面を金属被覆したことによって、光応答特性が約 10 GHz 向上することが確認できた。

【0026】

以上説明したように本実施例によれば、従来の、誘電体または半導体基板のみで構成される安価なチップキャリアの側面を金属被覆するだけで、急激な特性劣化がないく、かつ、高周波域まで高利得である良好な周波数特性が得られ、安価かつ作業工程も容易な周波数特性に優れたチップキャリア及びそれを用いた光モジュール、光送信器を提供するこ

とが可能である。

【0027】

なお、本実施例では半導体光素子として外部変調型レーザを用いた場合を例として説明したが、外部変調器を有しない直接変調型レーザを用いた場合も同様の効果が期待できる。この場合、チップキャリア上の直接変調型レーザを搭載した位置に最も近い側面を金属被覆することになる。

【0028】

本発明はチップキャリア上の構成部品の形状やパターンに限定されるものではない。例えば、本実施例では高周波伝送線路がマイクロストリップ線路グランディットコプレーナ線路とマイクロストリップ線路とを組み合わせたパターンになっているが、コプレーナ線路やのみ、グランディットコプレーナ線路（基板裏面を金属被覆したコプレーナ線路）など、高周波信号を減衰させない線路（一般には50Ω線路）の場合においてものみ、あるいはマイクロストリップ線路のみの場合においても、それぞれ同様の効果がある。

【0029】

また、本実施例では高周波信号と直流電流とがそれぞれワイヤ108とワイヤ109を介して個別に素子に供給されるチップキャリアを示しているが、チップキャリアの外部でバイアステーを用いて高周波信号と直流電流とをあわせて素子に供給するチップキャリアに対しても同様の効果がある。

【実施例2】

【0030】

前述の実施例から、チップキャリアの高周波特性を改善するため、そのインダクタンスを低減することが有力であることがわかった。ここで、インダクタンス低減の他の手段として、チップキャリアに搭載した外部変調型レーザ110の変調器部112と、チップキャリアのビアホールとの距離の短縮化が考えられる。最も近づけるためには、図8に示すように、変調器部112の直下にビアホール105Aを配置するようにすればよい。

【0031】

図9は、図8に示した変調器部112の直下にビアホール105Aを配置した場合の周波数特性のを、図3のモデルで解析したシミュレーション結果である。第1の実施例で説明したチップキャリアの側面を金属被覆した場合に比べて、高周波帯域においてでの利得が少ないものの、急激な利得の低下や共振等のおこらない良好な特性が得られていることがわかる。

【0032】

ただし、ビアホールを素子直下に配置することによりビアホール部と周囲の誘電体または半導体基板との平坦性が劣化し、素子の半田付け時の接着性が低下する場合がある。また、ビアホール部と基板との熱膨張係数の違いによって、半導体光素子に応力がかかり信頼性低下の可能性もある。従って、必要に応じてこれらの対策、例えば半田付けの補強等を別途施すようにする。

【0033】

以上説明したように本実施例によれば、従来の誘電体または半導体基板から構成される安価なチップキャリアにおいて、そのビアホールの位置を変更するだけで急激な特性劣化や共振のない良好な周波数特性が得られたため、安価かつ作業工程も容易な周波数特性に優れたチップキャリア、およびそれを用いた光モジュール、光送信器を提供することが可能である。本実施例も第1の実施例と同様にチップキャリア上の構成部品の形状やパターンに限定されるものではない。

【0034】

また、第1の実施例と本実施例とを組み合わせた形態、すなわち、チップキャリアの側面を金属被覆し、高周波動作させる半導体光素子部品の直下にビアホールを設けることによって、高周波特性のさらなる改善が期待できる。

【0035】

なお、本実施例では半導体光素子として外部変調型レーザを用いた場合を例として説明

したが、外部変調器を有しない直接変調型レーザを用いた場合も同様の効果が期待できる。この場合、チップキャリア上の直接変調型レーザを搭載した位置の直下にビアホールを配置するよう構成する。

【0036】

以上、第1および第2の実施例共に発光素子を用いて説明したが、本発明はこれに限定されるものではなく、フォトダイオード(PD; Photo Diode)やアバランシェフォトダイオード(APD; Avalanche Photo Diode)などの受光素子のチップキャリア、及びそれを用いた光モジュール、光受信器に対しても有効である。

【0037】

また、本発明のチップキャリアは半導体光素子に限定されるものではない。高周波特性を劣化させる要因が素子の寄生容量に起因するもの、すなわち、トランジスタ等、キャパシタ構造を有する容量性の素子であれば、本発明のチップキャリアを使用することによって高周波特性の改善が期待できる。

【図面の簡単な説明】

【0038】

- 【図1】本発明のチップキャリア構造を説明する図である。
- 【図2】本発明のチップキャリアによる特性を説明する図である。
- 【図3】本発明のチップキャリアの等価回路を示す図である。
- 【図4】本発明のチップキャリア構造を説明する図である。
- 【図5】本発明のチップキャリアによる特性を説明する図である。
- 【図6】本発明のLDモジュール構造を説明する図である。
- 【図7】本発明のLDモジュールによる特性を説明する図である。
- 【図8】本発明のチップキャリア構造を説明する図である。
- 【図9】本発明のチップキャリアによる特性を説明する図である。

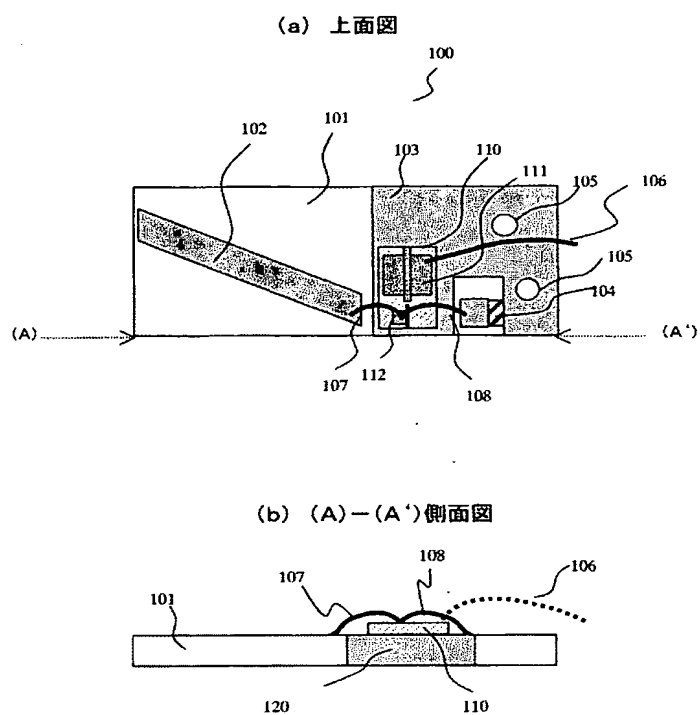
【符号の説明】

【0039】

100・・・チップキャリア、101・・・誘電体または半導体基板、102・・・高周波伝送線路、103・・・接地用金属被覆部、104・・・終端抵抗、105・・・ビアホール、106-108・・・ワイヤ、110・・・外部変調型レーザ、111・・・半導体レーザ、112・・・外部変調器、120・・・側面金属被覆、150-153・・・チップキャリアの側面、600・・・光モジュール、601・・・集光用レンズ、602-603・・・中継基板、604・・・モニター用PD

【書類名】 図面
【図 1】

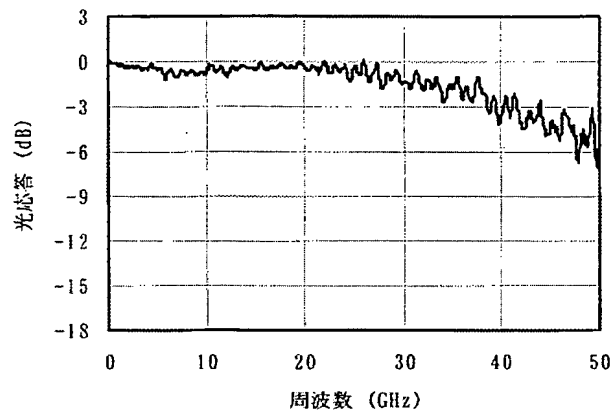
【図 1】



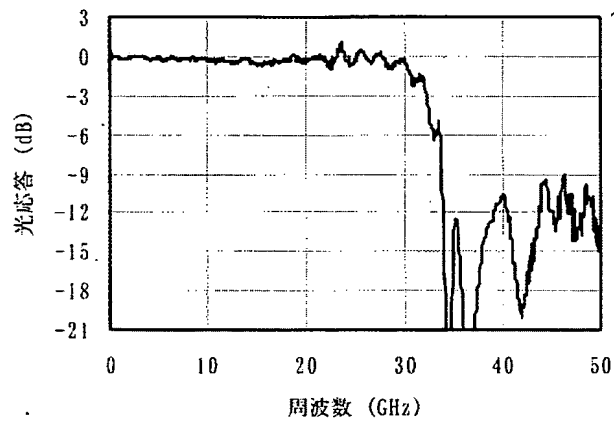
【図 2】

【図 2】

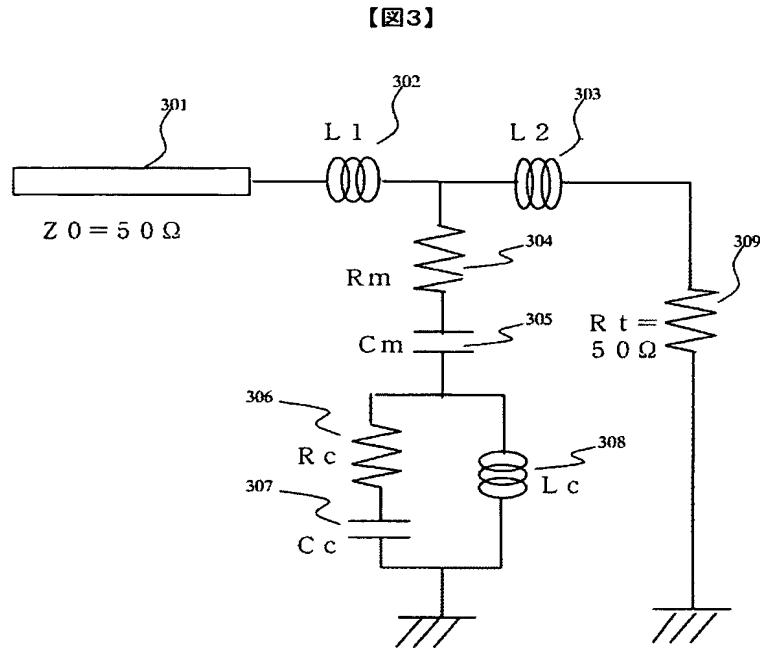
(a) 側面金属被覆あり



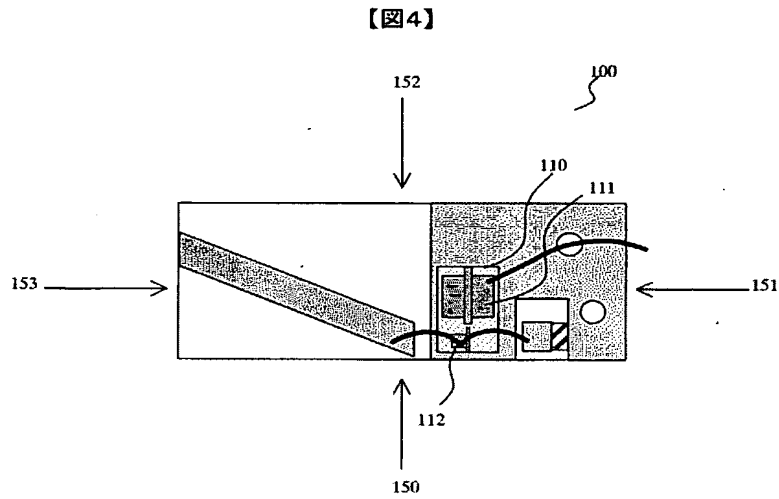
(b) 側面金属被覆なし



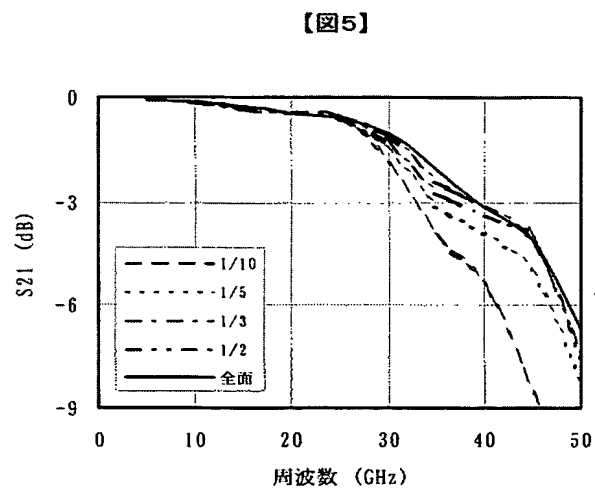
【図 3】



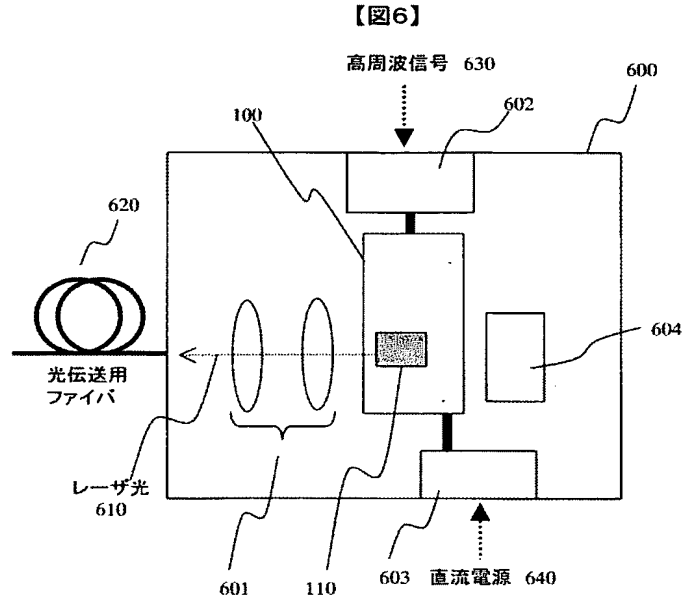
【図 4】



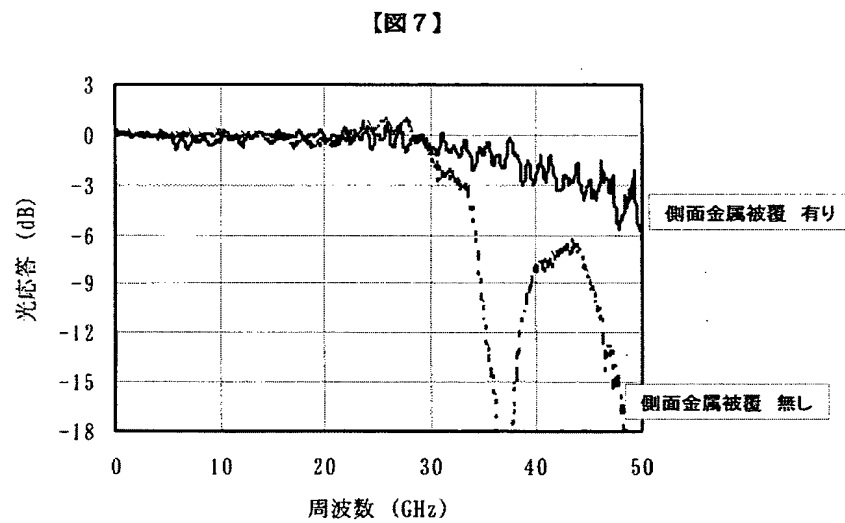
【図 5】



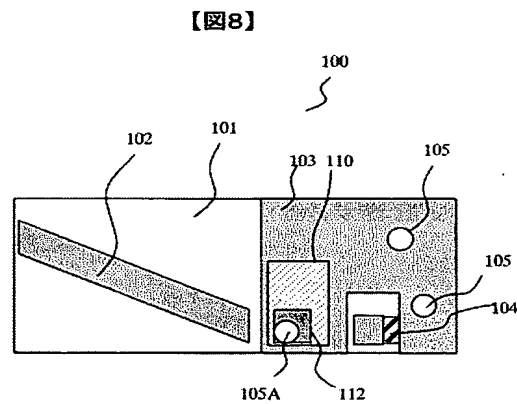
【図 6】



【図 7】

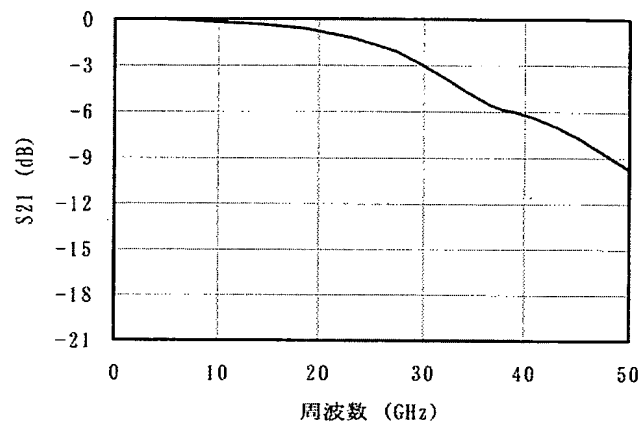


【図 8】



【図 9】

【図 9】



【書類名】 要約書

【要約】

【課題】 容量を有する半導体光素子を光モジュール、及び光送受信器に組み込んだ場合に、素子の周波数特性を劣化させないこと。

【解決手段】 裏面が金属被覆された誘電体または半導体基板 1 0 1 の表面に高周波伝送線路 1 0 2 と接地用金属被覆部 1 0 3 と終端抵抗 1 0 4 が配置され、金属からなるビアホール 1 0 5 と金属被覆された基板側面 1 2 2 によって、基板表面の金属被覆部 1 0 3 と裏面の金属被覆部とが電氣的に接続され、基板表面の金属被覆部に半導体光素子 1 1 0 を固着し、高周波伝送線路 1 0 2 と半導体光素子 1 1 0 とをワイヤボンディング 1 0 6 ～ 1 0 8 によって接続したチップキャリアを用いて光モジュール、及び光送受信器を構成する。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 4 3 2 0 1 3
受付番号	5 0 3 0 2 1 4 1 7 0 9
書類名	特許願
担当官	野本 治男 2 4 2 7
作成日	平成 1 6 年 2 月 6 日

< 認定情報・付加情報 >

【提出日】 平成15年12月26日

特願 2 0 0 3 - 4 3 2 0 1 3

出 願 人 履 歴 情 報

識別番号

[3 0 1 0 0 5 3 7 1]

1. 変更年月日

2 0 0 1 年 3 月 1 6 日

[変更理由]

住所変更

住 所

神奈川県横浜市戸塚区戸塚町 2 1 6 番地

氏 名

日本オペネクト株式会社